

Publication number: JP8235028

Publication date: 1996-09-13

Inventor: TANUMA HIDENOBU

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- International: G06F11/30; G06F11/34; G06F12/16; G06K17/00; G06K19/07; G06F11/30;
G06F11/34; G06F12/16; G06K17/00; G06K19/07; (IPC1-7): G06F11/34;
G06F11/30; G06K17/00; G06K19/07

- european:

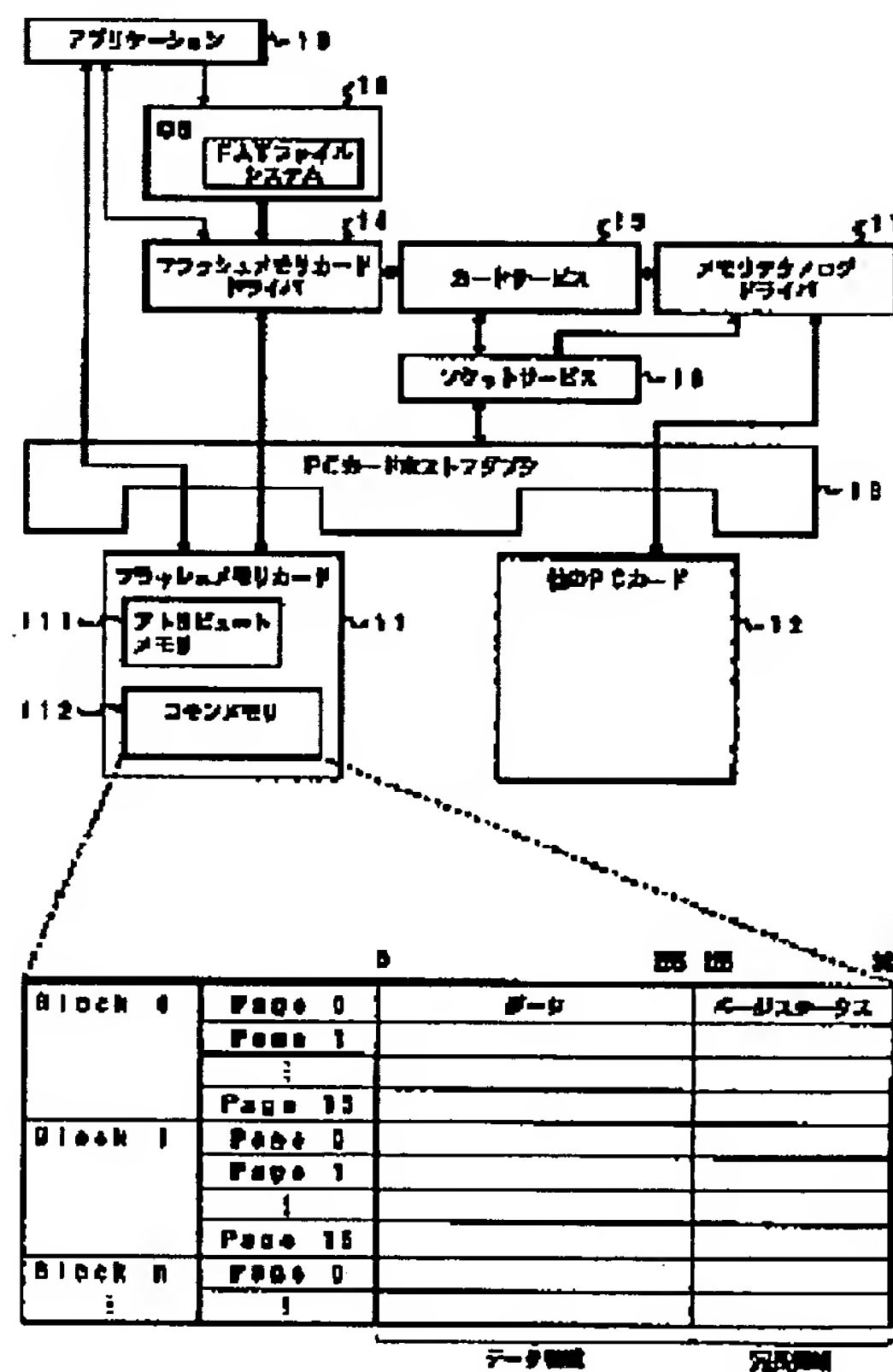
Application number: JP19950040894 19950228

Priority number(s): JP19950040894 19950228

Report a data error here

Abstract of JP8235028

PURPOSE: To improve the reliability of a flash memory card by managing effectively the information on the error occurrence state of a flash EEPROM. **CONSTITUTION:** A flash memory card driver 14 manages the page status information necessary for improvement of the data stored in a flash EEPROM by means of the redundant part of the EEPROM. The pages status information shows the contents of the error that is caused by the access given to the flash EEPROM, and the present state and the history of past errors of the data area of every page can be recognized based on the page status information. Thus the reliability of a flash memory card 11 is improved.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平 8-235028

(43)公開日 平成8年(1996)9月13日

(51)Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 11/34		7313-5 B	G 0 6 F 11/34	H
	11/30	3 2 0		C
G 0 6 K 17/00		7313-5 B	G 0 6 K 17/00	D
				Y
	19/07		19/00	N
審査請求 未請求 請求項の数 1 3 O L			(全 1 6 頁)	

(21)出願番号 特願平7-40894

(22)出願日 平成7年(1995)2月28日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 田沼 英順

東京都青梅市末広町2丁目9番地 株式会社
東芝青梅工場内

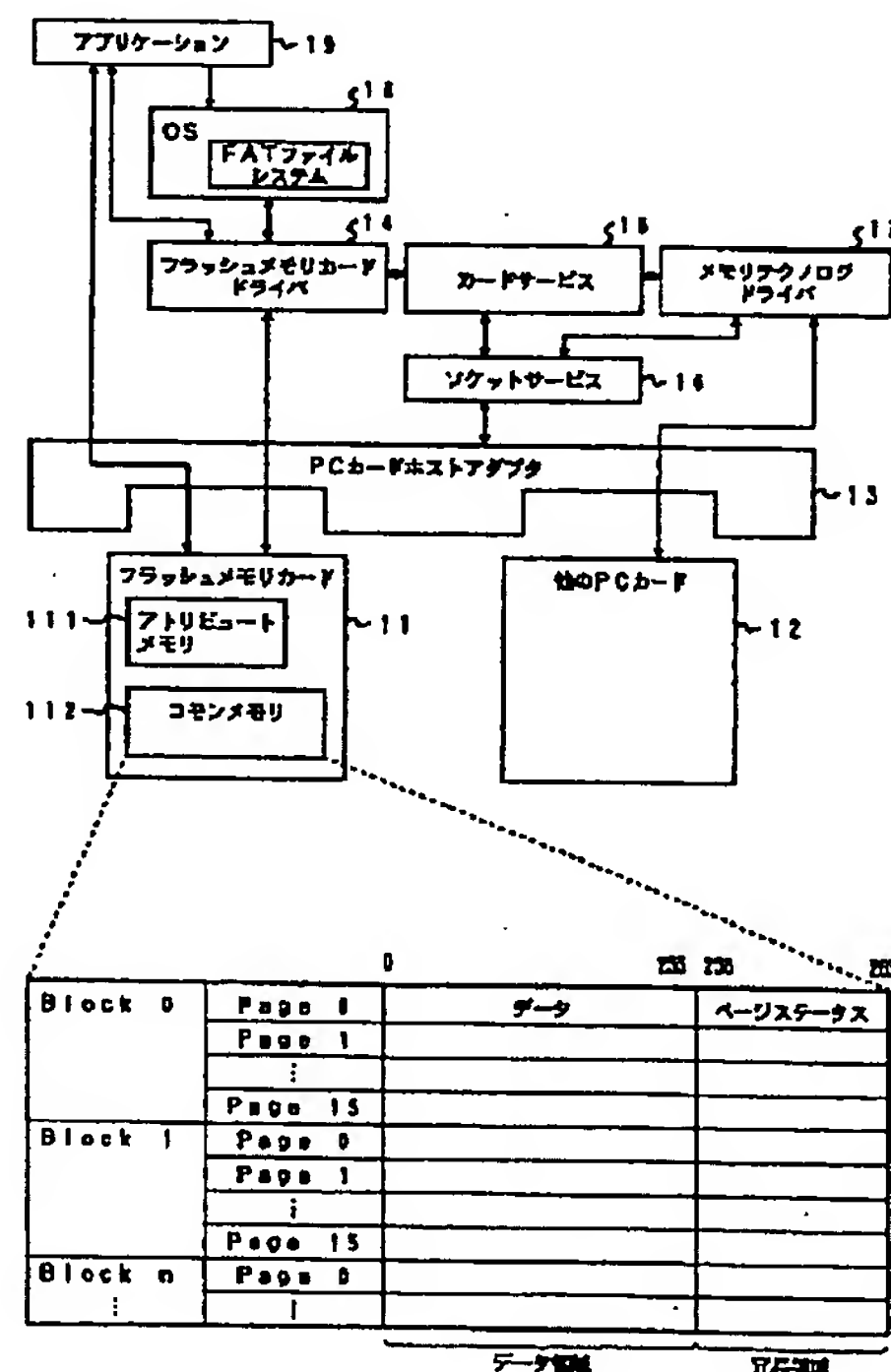
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】フラッシュメモリカードのデータ管理方法およびそのデータ管理方法を使用したデータ処理装置

(57)【要約】

【目的】フラッシュEEPROMのエラー発生状況に係る情報を効率良く管理できるようにし、フラッシュメモリカードの信頼性の向上を図る。

【構成】フラッシュメモリカードドライバ14は、フラッシュEEPROMが持つ冗長部を使用して、その記憶データの信頼性向上に必要なページステータス情報を管理する。ページステータス情報は、フラッシュEEPROMをアクセスした際に発生したエラーの内容などを示すものであり、これによって各ページのデータ領域の現在の状態および過去のエラー履歴などを認識することができるように、フラッシュメモリカード11の信頼性を高めることができる。



【特許請求の範囲】

【請求項 1】 フラッシュ E E P R O M から構成される
コモンメモリと、カード属性情報を格納するアトリビュ
ートメモリとを内蔵し、データ処理装置に着脱自在に装
着されるフラッシュメモリカードのデータ管理方法にお
いて、

前記フラッシュ E E P R O M はページ毎にデータ記憶領
域および冗長領域を有し、

各ページに対するアクセス処理を実行する度、そのアク
セス処理において発生されたエラー内容を示すページス
テータス情報を、該当するページの冗長領域に書き込む
ステップを具備し、

前記ページステータス情報を利用して前記フラッシュ E
E P R O M のエラー履歴をページ単位で管理できるよう
にしたことを特徴とするフラッシュメモリカードのデー
タ管理方法。

【請求項 2】 前記ページステータス情報の書き込みス
テップは、

ライトアクセス処理でエラーが発生した際、そのエラー
発生を示すプログラムエラーフラグを、前記ページステ
ータス情報の 1 つとして該当するページの冗長領域に書
き込むことを特徴とする請求項 1 記載のフラッシュメモ
リカードのデータ管理方法。

【請求項 3】 前記ページステータス情報の書き込みス
テップは、

ブロックイレース処理でエラーが発生した際、そのエラ
ー発生を示すイレースエラーフラグを、前記ページステ
ータス情報の 1 つとして該当する消去ブロックの所定ペ
ージの冗長領域に書き込むことを特徴とする請求項 1 記
載のフラッシュメモリカードのデータ管理方法。

【請求項 4】 前記ページステータス情報の書き込みス
テップは、

リードベリファイ処理でエラーが発生した際、そのエラ
ー発生を示すベリファイエラーフラグを、前記ページス
テータス情報の 1 つとして該当するページの冗長領域に
書き込むことを特徴とする請求項 1 記載のフラッシュメ
モリカードのデータ管理方法。

【請求項 5】 ブロックイレース処理が実行される度、
該当するブロックのイレース回数をカウントアップし、
そのカウントアップされたイレース回数の値が所定のし
きい値を越えているか否かを検出するイレース回数検出
ステップをさらに具備し、

前記ページステータス情報の書き込みステップは、
イレース回数の値が所定のしきい値を越えていることが
検出された際、イレース回数がイレース限界回数を越え
たことを示すイレース回数オーバーフラグを、前記ペー
ジステータス情報の 1 つとして該当するブロックの所定
ページの冗長領域に書き込むことを特徴とする請求項 1
記載のフラッシュメモリカードのデータ管理方法。

【請求項 6】 フラッシュ E E P R O M から構成された

コモンメモリであって、データ記憶用の複数のブロック
を有するデータブロック領域、およびスペアブロックを
有するスペアブロック領域とに分割されたコモンメモリ
と、カード属性情報を格納するアトリビュートメモリと
を内蔵し、データ処理装置に着脱自在に装着されるフラ
ッシュメモリカードのデータ管理方法において、
前記各ブロックはページ毎にデータ記憶領域および冗長
領域を有し、その冗長領域には、対応するページに対す
るアクセス処理において発生されたエラー履歴を管理す
るためのページステータス情報を記憶する領域が割り当
てられており、

ブロックイレース処理が実行される度、該当するブロッ
クのイレース回数をカウントアップし、そのカウントア
ップされたイレース回数の値が所定のしきい値を越えて
いるか否かを検出するイレース回数検出ステップと、
イレース回数の値が所定のしきい値を越えていることが
検出された際、イレース回数がイレース限界回数を越え
たことを示すイレース回数オーバーフラグを、前記ペー
ジステータス情報の 1 つとして該当するブロックの所定
ページの冗長領域に書き込むステップと、

ページライト、ページリード、またはブロックイレース
処理でエラーが発生された時、その処理をリトライする
ステップと、

このリトライ処理が正常実行されない時、または前記イ
レース回数検出ステップによってイレース回数がしきい
値を越えていることが検出された時に、該当するブロッ
クを不良ブロックとし、その不良ブロックを前記スペア
ブロックによって代替するステップとを具備し、
不良ブロックにされた原因がイレース回数オーバーによ
るものか否かを検出できるようにしたことを特徴とする
フラッシュメモリカードのデータ管理方法。

【請求項 7】 ページライト処理でエラーが発生した
際、そのエラー発生を示すプログラムエラーフラグを、
前記ページステータス情報の 1 つとして該当するペー
ジの冗長領域に書き込むステップをさらに具備することを
特徴とする請求項 6 記載のフラッシュメモリカードのデ
ータ管理方法。

【請求項 8】 ブロックイレース処理でエラーが発生し
た際、そのエラー発生を示すイレースエラーフラグを、
前記ページステータス情報の 1 つとして該当する消去ブ
ロックの所定ページの冗長領域に書き込むステップをさ
らに具備することを特徴とする請求項 6 記載のフラッシ
ュメモリカードのデータ管理方法。

【請求項 9】 リードベリファイ処理でエラーが発生し
た際、そのエラー発生を示すベリファイエラーフラグ
を、前記ページステータス情報の 1 つとして該当するペ
ージの冗長領域に書き込むステップをさらに具備するこ
とを特徴とする請求項 6 記載のフラッシュメモリカード
のデータ管理方法。

【請求項 10】 フラッシュ E E P R O M から構成され

たコモンメモリであって、データ記憶用の複数のブロックを有するデータブロック領域、およびスベアブロックを有するスベアブロック領域とを含むコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵し、データ処理装置に着脱自在に装着されるフラッシュメモリカードのデータ管理方法において、

前記各ブロックはページ毎にデータ記憶領域および冗長領域を有し、その冗長領域には、対応するページに対するアクセス処理において発生されたエラー履歴を管理するためのページステータス情報を記憶する領域が割り当てられており、

ブロックイレース処理が実行される度、該当するブロックのイレース回数をカウントアップし、そのカウントアップされたイレース回数が所定の回数を越えているか否かを検出するイレース回数検出ステップと、

ページライト、ページリードベリファイ、またはブロックイレース処理でエラーが発生された時、それらエラーを示すプログラムエラーフラグ、ベリファイエラーフラグ、またはイレースエラーフラグを前記ページステータス情報の1つとして該当するページの冗長領域に書き込むステップと、

ページライト、ページリードベリファイ、またはブロックイレース処理でエラーが発生された時、その処理をリトライするステップと、

このリトライ処理が正常実行されない時、または前記イレース回数検出ステップによってイレース回数が所定のイレース回数を越えていることが検出された時に、該当するブロックを不良ブロックとし、その不良ブロックを前記スベアブロックによって代替するステップと、

前記イレース回数検出ステップによってイレース回数が所定のイレース回数を越えていることが検出された時、イレース回数を越えたことを示すイレース回数オーバーフラグを、前記ページステータス情報の1つとして前記不良ブロックの所定ページの冗長領域に書き込むステップとを具備し、

不良ブロックとされた原因を検出できるようにしたことを特徴とするフラッシュメモリカードのデータ管理方法。

【請求項 1 1】 フラッシュ E E P R O M から構成されるコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵したフラッシュメモリカードが着脱自在に装着されるカードスロットを有し、そのフラッシュメモリカードをアクセス制御可能なデータ処理装置において、

前記フラッシュ E E P R O M はページ毎にデータ記憶領域および冗長領域を有し、

上位プログラムからの要求に応じて、ページリード、ページライト、またはブロックイレースを実行させるためのコマンドを前記フラッシュメモリカードに発行して、前記フラッシュメモリカードをアクセス制御する手段

と、

前記ページリード、ページライト、またはブロックイレースのためのアクセス処理が実行される度、そのアクセス処理において発生されたエラー内容を示すページステータス情報を、アクセス対象のページの冗長領域に書き込む手段とを具備し、

前記ページステータス情報を利用して前記フラッシュ E E P R O M のエラー履歴をページ単位で管理できるようにしたことを特徴とするデータ処理装置。

10 【請求項 1 2】 フラッシュ E E P R O M から構成されたコモンメモリであって、データ記憶用の複数のブロックを有するデータブロック領域、およびスベアブロックを有するスベアブロック領域とに分割されたコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵したフラッシュメモリカードが着脱自在に装着されるカードスロットを有し、そのフラッシュメモリカードをアクセス制御可能なデータ処理装置において、

20 前記フラッシュ E E P R O M の各ブロックはページ毎にデータ記憶領域および冗長領域を有し、その冗長領域には、対応するページに対するアクセス処理において発生されたエラー履歴を管理するためのページステータス情報を記憶する領域が割り当てられており、

上位プログラムからの要求に応じて、ページリード、ページライト、またはブロックイレースを実行させるためのコマンドを前記フラッシュメモリカードに発行して、前記フラッシュメモリカードをアクセス制御する手段と、

30 ブロックイレースのためのアクセス処理が実行される度、該当するブロックのイレース回数をカウントアップし、そのカウントアップされたイレース回数の値が所定のしきい値を越えているか否かを検出するイレース回数検出手段と、

イレース回数の値が所定のしきい値を越えていることが検出された際、イレース回数がイレース限界回数を越えたことを示すイレース回数オーバーフラグを、前記ページステータス情報の1つとして該当するブロックの所定ページの冗長領域に書き込む手段と、

40 ページライト、ページリード、またはブロックイレースのためのアクセス処理でエラーが発生された時、その処理をリトライする手段と、

このリトライ処理が正常実行されない時、または前記イレース回数検出手段によってイレース回数がしきい値を越えていることが検出された時に、該当するブロックを不良ブロックとし、その不良ブロックを前記スベアブロックによって代替する手段とを具備し、

不良ブロックとされた原因がイレース回数オーバーによるものか否かを検出できるようにしたことを特徴とするデータ処理装置。

50 【請求項 1 3】 フラッシュ E E P R O M から構成されたコモンメモリであって、データ記憶用の複数のブロッ

クを有するデータブロック領域、およびスベアブロックを有するスベアブロック領域とを含むコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵したフラッシュメモリカードが着脱自在に装着されるカードスロットを有し、そのフラッシュメモリカードをアクセス制御可能なデータ処理装置において、

前記各ブロックはページ毎にデータ記憶領域および冗長領域を有し、その冗長領域には、対応するページに対するアクセス処理において発生されたエラー履歴を管理するためのページステータス情報を記憶する領域が割り当てられており、

上位プログラムからの要求に応じて、ページリード、ページライト、またはブロックイレースを実行させるためのコマンドを前記フラッシュメモリカードに発行して、前記フラッシュメモリカードをアクセス制御する手段と、

ブロックイレースのためのアクセス処理が実行される度、該当するブロックのイレース回数をカウントアップし、そのカウントアップされたイレース回数が所定の回数を越えているか否かを検出するイレース回数検出手段と、

ページライト、ページリードベリファイ、またはブロックイレースのアクセス処理でエラーが発生された時、それらエラーを示すプログラムエラーフラグ、ベリファイエラーフラグ、またはイレースエラーフラグを前記ページステータス情報の1つとして該当するページの冗長領域に書き込む手段と、

ページライト、ページリードベリファイ、またはブロックイレースのアクセス処理でエラーが発生された時、その処理をリトライする手段と、

このリトライ処理が正常実行されない時、または前記イレース回数検出手段によってイレース回数が所定のイレース回数を越えていることが検出された時に、該当するブロックを不良ブロックとし、その不良ブロックを前記スベアブロックによって代替する手段と、

前記イレース回数検出手段によってイレース回数が所定のイレース回数を越えていることが検出された時、イレース回数を越えたことを示すイレース回数オーバーフラグを、前記ページステータス情報の1つとして前記不良ブロックの所定ページの冗長領域に書き込む手段とを具備し、

不良ブロックとされた原因を検出できるようにしたことを特徴とするデータ処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、フラッシュEEPROMから構成されるコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵し、データ処理装置に着脱自在に装着されるフラッシュメモリカードのデータ管理方法、およびそのデータ管理方法を使用した

データ処理装置に関する。

【0002】

【従来の技術】従来、パーソナルコンピュータやワークステーション等のデータ処理装置の外部記憶装置としては、通常、ハードディスク装置やフロッピーディスク装置などのディスク装置が用いられていた。

【0003】最近では、それらディスク装置に代わる外部記憶装置として、フラッシュEEPROMを内蔵したフラッシュメモリカードが使用されるようになり、カード装着用のスロットが標準装備されたパーソナルコンピュータや、パーソナルコンピュータに外付けされて使用されるメモリカードリーダー/ライターなどの周辺装置も開発されている。

【0004】フラッシュメモリカードは携帯性に富んでおり、またフロッピーディスクよりも大きな容量のファイルを取り扱う事ができる。このため、特にノートブック型のポータブルコンピュータ、PDA、電子スチルカメラなどの外部記憶装置として有効である。

【0005】

【発明が解決しようとする課題】しかし、フラッシュメモリカードは、書き換え回数の制限という固有の問題を有しており、新たなメモリ技術の採用によって改良が続けられてはいるものの、外部記憶装置として使用する上では、データ記憶の信頼性の面で完全ではない。このため、フラッシュメモリカードにおいては、データのリード/ライトだけでなく、データの信頼性についてもソフトウェアで管理することが必要である。

【0006】この発明はこのような点に鑑みてなされたものであり、フラッシュEEPROMのエラー発生状況に係る情報を効率良く管理できるようにして、フラッシュメモリカードの信頼性を十分に向上させることができるデータ管理方法およびそのデータ管理方法を使用したデータ処理装置を提供することを目的とする。

【0007】

【課題を解決するための手段および作用】この発明は、フラッシュEEPROMから構成されるコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵し、データ処理装置に着脱自在に装着されるフラッシュメモリカードのデータ管理方法において、前記フラッシュEEPROMはページ毎にデータ記憶領域および冗長領域を有し、各ページに対するアクセス処理を実行する度、そのアクセス処理において発生されたエラー内容を示すページステータス情報を、該当するページの冗長領域にページステータスを書き込むことにより、前記ページステータス情報を利用して前記フラッシュEEPROMのエラー履歴をページ単位で管理できるようにしたことを特徴とする。

【0008】このデータ管理方法によれば、フラッシュEEPROMが持つ冗長部を使用して、データの信頼性向上に必要なページステータス情報が管理される。ページ

10

20

30

40

50

ジステータス情報は、フラッシュEEPROMをアクセスした際に発生したエラーの内容を示すものであり、これによって各ページのデータ領域の現在の状態および過去のエラー履歴を認識することができるようになり、フラッシュメモリカードの信頼性を高めることができる。

【0009】特に、各ページの冗長領域を使用してページステータス情報を管理しているので、アクセス対象のページの状態を即座に認識することができる。ページステータス情報としては、ライトアクセスエラーの発生を示すプログラムエラーフラグ、ブロックイレース処理のエラー発生を示すイレースエラーフラグ、リードベリファイ処理のエラー発生を示すベリファイエラーフラグ、イレース回数が所定の回数を越えたことを示すイレース回数オーバーフラグなどを管理することが好ましい。これにより、どのようなアクセスでエラーが発生したかをページ毎に容易に検出することができる。

【0010】また、この発明は、フラッシュEEPROMから構成されたコモンメモリであって、データ記憶用の複数のブロックを有するデータブロック領域、およびスペアブロックとを有するスペアブロック領域を含むコモンメモリと、カード属性情報を格納するアトリビュートメモリとを内蔵し、データ処理装置に着脱自在に装着されるフラッシュメモリカードのデータ管理方法において、前記各ブロックはページ毎にデータ記憶領域および冗長領域を有し、その冗長領域には、対応するページに対するアクセス処理において発生されたエラー履歴を管理するためのページステータス情報を記憶する領域が割り当てられており、ブロックイレース処理が実行される度、該当するブロックのイレース回数をカウントアップし、そのカウントアップされたイレース回数が所定の回数を越えているか否かを検出するイレース回数検出ステップと、ページライト、ページリード、またはブロックイレース処理でエラーが発生された時、その処理をリトライするステップと、このリトライ処理が正常実行されない時、または前記イレース回数検出ステップによってイレース回数が所定の回数を越えていることが検出された時に、該当するブロックを不良ブロックとし、その不良ブロックを前記スペアブロックによって代替するステップと、イレース回数を越えたことを示すイレース回数オーバーフラグを、前記ページステータス情報の1つとして前記不良ブロックの所定ページの冗長領域に書き込むステップとを具備し、代替の原因がイレース回数オーバーによるものか否かを検出できるようにしたことを特徴とする。

【0011】このデータ管理方法においては、イレース回数が所定のしきい値に達すると、リトライエラーの発生を引き起こすブロック不良が検出された場合と同様にして、スペアブロックを利用したブロック代替が行われる。

【0012】この場合、そのブロックの所定ページの冗

長領域にはイレース回数オーバーフラグが設定される。このため、そのイレース回数オーバーフラグを参照することにより、代替された原因がイレース回数オーバーによるものか否かを検出することができる。

【0013】イレース回数オーバーが原因で不良ブロックとされたブロックは、実際には何等不良が発生されていない。したがって、例えば不良ブロック数が増え、代替対象のスペアブロックが不足した場合などには、イレース回数オーバーフラグがセットされている不良ブロックを検出し、それを正常なブロックとして利用するなどの運用形態をとることが可能となる。これにより、結果としてフラッシュメモリカードの寿命を延ばすことができる。

【0014】また、イレース回数オーバーフラグに加え、発生したエラーに応じてプログラムエラーフラグ、イレースエラーフラグ、ベリファイエラーフラグなどを冗長領域にセットすることが好ましい。これにより、ページの状態を管理することができるので、代替の原因をさらに詳しく調べることが可能となる。

【0015】

【実施例】以下、図面を参照して、この発明の実施例を説明する。図1には、この発明の一実施例に係るデータ管理方法によって制御されるフラッシュメモリカード11の構成とそのカード11をアクセス制御するポータブルパーソナルコンピュータのハードウェアおよびソフトウェア構成が示されている。

【0016】フラッシュメモリカード11はJEIDA/PCMCIAに準拠した物理的および電氣的仕様を持つPCカードであり、他のPCカード12と同様に、パーソナルコンピュータのPCカードホストアダプタ13が提供するカードスロットに取り外し自在に装着される。

【0017】フラッシュメモリカード11の認識およびアクセスは、パーソナルコンピュータのシステムメモリにロードされて実行されるフラッシュメモリカードドライバ14、カードサービス15、ソケットサービス16、およびメモリテクノロジドライバ17などによって制御される。

【0018】フラッシュメモリカードドライバ14は、フラッシュメモリカード11に対応したデバイスドライバプログラムであり、JEIDA/PCMCIAで規定されているクライアントドライバとして使用される。このフラッシュメモリカードドライバ14は、オペレーティングシステム18やアプリケーションプログラム19からのコマンドをフラッシュメモリカード11用のコマンド（ページライトコマンド、ページリードコマンド、ブロックイレースコマンドなど）に変換して、フラッシュメモリカード11をアクセス制御する。

【0019】また、フラッシュメモリカードドライバ14は、フラッシュメモリカード11の信頼性を向上させ

るために、フラッシュメモリカード11に対するアクセスで発生したエラー履歴の管理機能や、不良ブロックの代替機能などを有している。

【0020】カードサービス15、ソケットサービス16、およびメモリテクノロジドライバ17は、それぞれJEIDA/PCMCIAによって規定されたドライバプログラム群であり、PCカードのリソース管理、PCカード認識などに利用される。

【0021】フラッシュメモリカード11は、パーソナルコンピュータの2次記憶装置として利用されるPCカードであり、アトリビュートメモリ111と、コモンメモリ112を内蔵している。

【0022】アトリビュートメモリ111は、EEPROMなどから構成される不揮発性メモリであり、ここにはカード属性情報が格納されている。カード属性情報は、コモンメモリ112のメモリの種類、メモリサイズ、アクセス速度等の情報と、フラッシュメモリカード11の用途（ディスクとして使用するか、メモリとして使用するかなど）に関する情報を含んでいる。

【0023】さらに、このフラッシュメモリカード11においては、コモンメモリ112に使用されているNAND型フラッシュEEPROMのイレース限界回数を示す値もカード属性情報の1つとしてアトリビュートメモリ111に格納されている。

【0024】コモンメモリ12は、パーソナルコンピュータから供給されるユーザデータなどを記憶するためのメモリデバイスであり、複数のNAND型フラッシュEEPROMから構成されている。

【0025】NAND型フラッシュEEPROMにおいては、書き込みや消去を行う際に扱うデータ量に最低単位が定まっており、消去はブロック単位で実行され、データ書き込み、および読み出しはページ単位で実行される。

【0026】この実施例では、NAND型フラッシュEEPROMとして、例えば、16MビットのNAND型フラッシュEEPROMが使用される場合を想定する。この16MビットのNAND型フラッシュEEPROMは、図2に示されているように、メモリセルアレイ21とデータレジスタ22を備えている。メモリセルアレイ21は、8K行×264列×8ビットのメモリ構成を有し、512個のブロックに分割されている。データ消去はこのブロック単位で実行することができる。各ブロックは16ページ（行）から構成されており、各ページは、256バイトのデータ記憶領域と8バイトの冗長領域を備えている。

【0027】データの書き込みと読み出しは、256+8バイトのデータレジスタ22を介して、ページ単位（256+8バイト）で実行される。また、指定したページ内の冗長領域（8バイト）だけをリード/ライトアクセスすることもできる。

【0028】図1のコモンメモリ12のデータ記憶空間は、多数のブロックを含むユーザデータ格納領域と、不良ブロック代替用のいくつかのスペアブロックを含むスペアブロック領域と、ブロック管理情報を記憶するブロックを含むブロック管理領域とに分割されている。

【0029】ブロック管理情報は、データ書き込みや消去などを正常に実行することができない不良ブロックの物理ブロック番号（物理ブロックアドレス）を管理する不良ブロック管理テーブル、およびスペアブロックの物理ブロック番号毎にそれが代替する不良ブロックの物理ブロック番号（物理ブロックアドレス）を管理するスペアブロック管理テーブルなどを含んでいる。

【0030】これら不良ブロック管理テーブルおよびスペアブロック管理テーブルの内容を書き換えることにより、不良ブロックをスペアブロックによって代替することができる。すなわち、エラー発生したブロックはその物理ブロック番号が不良ブロック管理テーブルに登録されることによって不良ブロックとして扱われる。アクセス対象のブロックが不良ブロックならば、スペアブロック管理テーブルが参照され、これによって代替先のスペアブロックが認識される。これによって、不良ブロックの代りに、スペアブロックがアクセスされる。

【0031】また、コモンメモリ112においては、各ページの8バイトの冗長領域は、ページステータス情報などの管理データの格納に利用されている。この管理データは、フラッシュメモリカード11の信頼性を高めるために、前述のフラッシュメモリカードドライバ14によって管理されている。

【0032】ページステータス情報は、対応するページに対するアクセスで発生したエラー内容を識別するための複数のフラグから構成されている。フラッシュメモリカードドライバ14は、各冗長領域のフラグを参照することにより、ページ単位でエラー発生履歴などを認識することができる。

【0033】冗長領域を利用したコモンメモリ112のデータ管理はこの発明の特徴とする部分であり、以下、図3を参照して、コモンメモリ112上におけるユーザデータおよび管理データの記憶形式について具体的に説明する。

【0034】1ページのデータ領域は256バイトであるので、フラッシュメモリカード11をフロッピーディスクまたはハードディスクとして使用する場合には、1セクタ分のユーザデータは図示のように連続する2ページに亘って記憶される。

【0035】各ブロックの先頭ページ（ページ0）の8バイトの冗長領域には、次のような管理データが格納される。

ページデータ用LRC（2バイト）

イレースカウンタ（4バイト）

イレースカウンタ用LRC（1バイト）

ページステータス情報 (1 バイト)

ページデータ用 L R C は、水平冗長検査 (L R C) の手法を利用して、ページ 0 の 2 5 6 バイトのデータ領域に格納されたユーザデータ (セクタ 0 の上位 2 5 6 バイト) を計算することによって得られたエラー訂正符号である。

【0036】このページデータ用 L R C は、データライト時に作成され、データリード時に参照される。フラッシュメモリカードドライバ 1 4 は、その上位ソフトウェア (OS、アプリケーションプログラム) にデータを渡すときには、ページデータ用 L R C を利用して、そのデータの有効性を確認する。

【0037】イレースカウンタは、対応するブロックの消去回数 (データ書換え回数) を示すものであり、各ブロックの先頭ページにのみ書き込まれる。イレースカウンタのデータ長は 4 バイトであり、最大で 4 G (ギガ) 回数分を表記できる。このように大きなデータ長を確保したのは、これからのフラッシュメモリデバイス技術の進歩により、消去限界回数が増えていくことを考慮したためである。

【0038】イレースカウンタの値は、対応するブロックが消去される度に +1 カウントアップされる。イレースカウンタの値がアトリビュートメモリ 1 1 1 に格納されている消去限界回数を越えると、そのブロックをスベアブロックによって代替するための処理がフラッシュメモリカードドライバ 1 4 によって実行される。

【0039】アトリビュートメモリ 1 1 1 に格納されている消去限界回数の値は、マージンを確保するために、フラッシュ E E P R O M 自体の実際の消去限界回数よりも小さな値に設定されている。

【0040】イレースカウンタ用 L R C は、その上位 4 バイトのイレースカウンタから水平冗長検査 (L R C) によって計算されたエラー訂正符号である。イレースカウンタは、ブロック全体のデータ管理に影響を及ぼす重要なデータであり、イレースカウンタ用 L R C はそのイレースカウンタの信頼性を担保するために使用される。

【0041】ページステータス情報は対応するページの状態を示すものであり、その 1 バイト中の 8 ビットにそれぞれに意味を持たせることにより、対応するページの状態を 8 つのフラグによって表す。

【0042】ページ 1 ~ ページ 1 6 それぞれの冗長領域には、ページデータ用 L R C とページステータス情報だけが格納され、イレースカウンタおよびイレースカウンタ用 L R C は格納されない。

【0043】次に、ページステータス情報の詳細を説明する。ページステータス情報は 8 つのフラグを持つことができるが、この実施例では、次の 5 つのフラグが定義されている。

【0044】プログラムフラグ (b 7)
b 7 = 0 (プログラム済み)

= 1 (未プログラム: 消去済み)

イレース回数オーバーフラグ (b 6)

b 6 = 0 (イレース回数がしきい値を超過)

ベリファイエラーフラグ (b 2)

b 2 = 0 (リードベリファイエラー)

プログラムエラーフラグ (b 1)

b 1 = 0 (プログラムエラー)

イレースエラーフラグ (b 0)

b 0 = 0 (イレースエラー)

10 通常状態 (工場出荷時も含む) においては、ページステータス情報の 1 バイトは、F F h (8 ビットがすべて 1) で表現される。以下、各フラグの説明を行う。

【0045】プログラムフラグ (b 7) は、対応するページにデータを書き込む場合にブロックイレースを実行する必要があるか否かを判断するために使用されるものであり、対応するページを含むブロックが消去済みで、そのページに対する書き込みがまだ実行されていない状態 (プログラムフラグ = 1) と、対応するページに対する書き込みが実行済みである状態 (プログラムフラグ = 0) のいずれかを示す。

【0046】消去のみのコマンドが発行された直後か、初期状態である場合は、プログラムフラグは “1” である。この場合、書き込む際に再度消去する必要は無い。イレース回数オーバーフラグ (b 6) は、対応するページを含むブロックの消去回数がアトリビュートメモリ 1 1 1 に記録されている消去限界回数の値を超過しているか否かを示すフラグである。

【0047】すなわち、フラッシュメモリカードデバイスドライバ 1 4 は、ブロックイレースを実行する度に対応するイレースカウンタの値を +1 インクリメントし、そのインクリメントされたイレースカウンタの値がアトリビュートメモリ 1 1 1 の消去限界回数を越えているか否かを調べる。越えていたならば、該当するブロックに含まれる全ページの冗長領域、またはそのブロックの先頭ページの冗長領域に、“0” のイレース回数オーバーフラグがセットされる。また、この場合には、そのブロックはその時点で劣化を起こして無くても不良ブロックとして扱われ、スベアブロックとの代替処理が行われる。フラッシュメモリカードデバイスドライバ 1 4 は、各不良ブロックのイレース回数オーバーフラグを参照することにより、実際にエラーを起こしているブロックか、イレース回数オーバーによって不良として扱われているブロックかを識別することができる。

【0048】ベリファイエラーフラグ (b 2) は、対応するページに対するページリード時に実行されるリードベリファイ作業でエラーが発生したか否かを示すフラグである。

【0049】すなわち、フラッシュメモリカードデバイスドライバ 1 4 は、指定されたページからデータをリードした後、そのリードデータの正当性に対応するページ

データLRCを利用して検証する。リードデータにエラーが検出されたならば、ベリファイエラーフラグが

“0”にセットされる。この場合、ページリードはリトライされるが、リトライ処理で再度エラーが発生されると、そのページを含むブロックは不良ブロックとして扱われ、スペアブロックとの代替が行われる。ベリファイエラーが原因で代替された不良ブロックは、以降、使用されることはない。

【0050】プログラムエラーフラグ(b1)は、対応するページに対するページライト(プログラム)実行後にそのライトデータの正当性を検証するために実行されるプログラムベリファイ作業でエラーが発生したか否かを示すフラグである。

【0051】すなわち、フラッシュメモリカードデバイスドライバ14は、指定されたページにライトデータを書き込んだ後、そのページからデータを一旦リードして、ライトデータと比較する。不一致であれば、プログラムエラーフラグが“0”にセットされる。この場合、ページライトはリトライされるが、リトライ処理で再度エラーが発生されると、そのページを含むブロックは不良ブロックとして扱われ、スペアブロックと代替される。この代替処理では、不良ブロックの内容が読み出されてスペアブロックにコピーされた後、スペアブロックに対するライトデータの書き込みが実行される。プログラムエラーが原因で代替された不良ブロックは、以降、使用されることはない。

【0052】イレースエラーフラグ(b0)は、対応するページを含むブロックに対する消去動作が正常に実行されたか否かを示すフラグである。すなわち、フラッシュメモリカードデバイスドライバ14は、指定されたブロックに対するイレース処理を実行した後、イレース処理が正常に実行されたか否かを調べる。イレースが失敗した場合には、そのブロックに含まれる全ページの冗長領域、またはそのブロックの先頭ページの冗長領域に、“0”のイレースエラーフラグがセットされる。この場合、ブロックイレース処理はリトライされるが、リトライ処理で再度エラーが発生されると、そのブロックは不良ブロックとして扱われ、スペアブロックと代替される。イレースエラーが原因で代替された不良ブロックは、以降、使用されることはない。

【0053】次に、図4～図6のフローチャートを参照して、フラッシュメモリカードデバイスドライバ14によって実行されるページリード、ページライト、およびブロックイレース処理について説明する。

【0054】まず、図4のフローチャートを参照して、OS18やアプリケーションプログラム19からリードコマンドが発行された場合に実行されるページリード処理の手順を説明する。

【0055】OS18やアプリケーションプログラム19からリード要求コマンドを受け取ると、フラッシュメモ

モリカードデバイスドライバ14は、ページリージョコマンドを発行することによって、リード要求コマンドによって指定されたページに対するリードアクセスを開始し、そのページから256バイトのユーザデータと8バイトの管理データを同時にリードする(ステップS101)。

【0056】この後、フラッシュメモリカードデバイスドライバ14は、リードされたページデータに含まれる256バイトのユーザデータに従ってLRCを計算し(ステップS102)、その計算されたLRCと、リードされたページデータに含まれるページデータ用LRCとの一致の有無に従ってページリードが成功したか否かを判断する(ステップS103)。

【0057】計算されたLRCが、リードされたページデータに含まれるページデータ用LRCと一致したならば、ページリードが正常に実行されたことが確認され、リードされたページデータに含まれる256バイトのユーザデータが有効データとして、OS18やアプリケーションプログラム19に渡される。

【0058】一方、不一致であれば、ページリードが失敗したと認識され、ベリファイエラーフラグが“0”にセットされた後、ページリードがリトライされる(ステップS105)。このリトライで再度リード処理のエラーが発生されると、フラッシュメモリカードデバイスドライバ14は、ブロック代替処理を行う(ステップS106)。

【0059】このブロック代替処理では、スペアブロック管理テーブルが書き替えられ、エラー発生したブロックの物理ブロック番号が所定のスペアブロックに対応するエントリに登録される。この後、フラッシュメモリカードデバイスドライバ14は、エラー発生したブロックの物理ブロック番号を不良ブロック管理テーブルに登録してそれを不良ブロックにする(ステップS107)。

【0060】これらステップS106、S107の処理により、以降は、不良ブロックを指定するブロック番号がスペアブロックのブロック番号に変換され、不良ブロックの代りに、スペアブロックがアクセスされることになる。なお、ステップS106とS107はどちらを先に実行しても良い。

【0061】次に、図5のフローチャートを参照して、OS18やアプリケーションプログラム19からライトコマンドが発行された場合に実行されるページライト処理の手順を説明する。

【0062】OS18やアプリケーションプログラム19からライト要求コマンドを受け取ると、フラッシュメモリカードデバイスドライバ14は、まず、冗長領域だけをリードする専用コマンドをフラッシュEEPROMに発行して、ライトアクセス対象のページから8バイトの管理データをリードする(ステップS201)。次いで、フラッシュメモリカードデバイスドライバ14は、

リードした管理データに含まれるプログラムフラグを参照して、該当するページが消去済か否かを調べる（ステップS202）。

【0063】該当するページが消去済で無い（プログラムフラグ＝“1”）ならば、フラッシュメモリカードデバイスドライバ14は、ステップS205以降のページライト処理の実行に先だって、次の処理を行う。

【0064】すなわち、フラッシュメモリカードデバイスドライバ14は、まず、ライト対象のページを含むブロックに対するイレース処理を実行し（ステップS203）、その後、ステップS201でリードした管理データに含まれるイレースカウンタの値を+1カウントアップする（ステップS204）。

【0065】このようにしてプログラム可能状態になると、フラッシュメモリカードデバイスドライバ14は、256バイトのライトデータからページデータ用LRCなどを計算によって求め、256バイトのライトデータと8バイトの管理データを含むページライトデータを生成する（ステップS205）。

【0066】次に、フラッシュメモリカードデバイスドライバ14は、ページライトコマンドを発行してページライトデータのライトアクセスを実行し（ステップS206）、その後、書き込んだデータを即座にフラッシュEEPROMから読み出して、それをページライトデータと比較するライトベリファイを実行する（ステップS207）。

【0067】リードデータとページライトデータが一致せず、ページライトが失敗したと判断されると、フラッシュメモリカードデバイスドライバ14は、プログラムエラーフラグを“0”にセットした後、ページライト処理をリトライする（ステップS209）。このリトライで再度ページライト処理のエラーが発生されると、フラッシュメモリカードデバイスドライバ14は、ブロック代替処理を行う（ステップS215）。

【0068】このブロック代替処理では、まず、エラー発生したブロックの記憶内容がそれを代替するスペアブロックにコピーされた後、ライトデータがスペアブロックに書き込まれる。この後、スペアブロック管理テーブルが書き替えられて、エラー発生したブロックの物理ブロック番号がそれを代替するスペアブロックのエントリに登録される。この後、フラッシュメモリカードデバイスドライバ14は、エラー発生したブロックの物理ブロック番号を不良ブロック管理テーブルに登録してそれを不良ブロックにする（ステップS216）。

【0069】これらステップS215、S216の処理により、以降は、不良ブロックの代りに、スペアブロックがアクセスされることになる。なお、ステップS106とS107はどちらを先に実行しても良い。

【0070】リードデータとページライトデータが一致し、ページライトが成功したと判断された場合には（リ

トライ成功も含む）、フラッシュメモリカードデバイスドライバ14は、ステップS204でカウントアップされたイレースカウンタの値がアトリビュートメモリ111の消去限界回数を越えたか否かを調べる（ステップS210）。消去限界回数を越えている場合には、フラッシュメモリカードデバイスドライバ14は、ブロック代替処理を行う（ステップS211）。

【0071】このブロック代替処理では、まず、消去限界回数を越えたブロックの記憶内容がそれを代替するスペアブロックにコピーされた後、スペアブロックの先頭ページのイレースカウンタの値が初期値（＝0）に設定し直される。そして、スペアブロック管理テーブルが書き替えられて、消去限界回数を越えたブロックの物理ブロック番号がそれを代替するスペアブロックのエントリに登録される。

【0072】この後、フラッシュメモリカードデバイスドライバ14は、エラー発生したブロックの物理ブロック番号を不良ブロック管理テーブルに登録してそれを不良ブロックにし（ステップS212）、次いで、不良ブロックの先頭ページに“0”のイレース回数オーバーフラグをセットする（ステップS213）。

【0073】これらステップS212、S213の処理により、以降は、不良ブロックの代りに、スペアブロックがアクセスされることになる。また、ステップS213の処理により、不良ブロックにされた原因（代替の原因）がイレース回数オーバーによるものであることを、知ることができる。

【0074】なお、ステップS211とS213はどちらを先に実行しても良い。また、ステップS210～S213の処理は、ステップS202でプログラムフラグ＝1であることが検出された場合には実行する必要はない。これは、プログラムフラグ＝1ならば、イレースカウンタのカウントアップは実行されないからである。

【0075】次に、図6のフローチャートを参照して、OS18やアプリケーションプログラム19からイレースコマンドが発行された場合に実行されるブロックイレース処理の手順を説明する。

【0076】OS18やアプリケーションプログラム19からイレースコマンドを受け取ると、フラッシュメモリカードデバイスドライバ14は、まず、冗長領域だけをリードする専用コマンドをフラッシュEEPROMに発行して、ブロックイレース対象の先頭ページから8バイトの管理データをリードする（ステップS301）。次いで、フラッシュメモリカードデバイスドライバ14は、リードした管理データに含まれるプログラムフラグを参照して、該当するページがプログラムされている状態か否かを調べる（ステップS302）。

【0077】該当するページがプログラムされている（プログラムフラグ＝“0”）ならば、フラッシュメモリカードデバイスドライバ14は、ブロックイレースコ

マンドを発行して、イレース対象のブロックに対するイレース処理を実行し（ステップS303）、その後、ステップS301でリードした管理データに含まれるイレースカウンタの値を+1カウントアップする（ステップS304）。

【0078】次いで、フラッシュメモリカードデバイスドライバ14は、例えば、イレースしたブロックの記憶データが初期値（各ビット＝“1”）か否かを調べることなどにより、ブロックイレースが正常に実行されたか否かを検出する（ステップS305）。

【0079】ブロックイレースが失敗したと判断されると、フラッシュメモリカードデバイスドライバ14は、イレース対象ブロックの先頭ページの冗長領域に“0”のイレースフラグをセットした後、ブロックイレース処理をリトライする（ステップS306）。このリトライで再度ブロックイレース処理のエラーが発生されると、フラッシュメモリカードデバイスドライバ14は、ブロック代替処理を行う（ステップS312）。

【0080】このブロック代替処理では、まず、スペアブロック管理テーブルが書き替えられて、エラー発生したブロックの物理ブロック番号がそれを代替するスペアブロックのエントリに登録される。この後、フラッシュメモリカードデバイスドライバ14は、エラー発生したブロックの物理ブロック番号を不良ブロック管理テーブルに登録してそれを不良ブロックにする（ステップS313）。

【0081】これらステップS312、S313の処理により、以降は、不良ブロックの代りに、スペアブロックがアクセスされることになる。なお、ステップS312とS313はどちらを先に実行しても良い。

【0082】ブロックイレースが成功したと判断された場合には（リトライ成功も含む）、フラッシュメモリカードデバイスドライバ14は、ステップS304でカウントアップされたイレースカウンタの値がアトリビュートメモリ111の消去限界回数を越えたか否かを調べる（ステップS307）。消去限界回数を越えている場合には、フラッシュメモリカードデバイスドライバ14は、ブロック代替処理を行う（ステップS308）。

【0083】このブロック代替処理では、消去限界回数を越えたブロックの物理ブロック番号がそれを代替するスペアブロックのエントリに登録される。この後、フラッシュメモリカードデバイスドライバ14は、エラー発生したブロックの物理ブロック番号を不良ブロック管理テーブルに登録してそれを不良ブロックにし（ステップS309）、次いで、不良ブロックの先頭ページに“0”のイレース回数オーバーフラグをセットする（ステップS310）。

【0084】これらステップS308、S309の処理により、以降は、不良ブロックの代りに、スペアブロックがアクセスされることになる。また、ステップS31

0の処理により、不良ブロックにされた原因（代替の原因）がイレース回数オーバーによるものであることを、知ることができる。なお、ステップS308とS309はどちらを先に実行しても良い。

【0085】一方、ステップS307で消去限界回数を越えていないことが検出された場合には、フラッシュメモリカードデバイスドライバ14は、イレースしたブロックの先頭ページに、ステップS304でカウントアップしたイレースカウンタの値を書き込み、そして各ページのプログラムフラグを“1”にリセットとして終了する（ステップS311）。

【0086】以上説明したように、この実施例においては、フラッシュEEPROMが持つ冗長部を使用して、データの信頼性向上に必要なページステータス情報が管理される。ページステータス情報は、フラッシュEEPROMをアクセスした際に発生したエラーの内容などを示すものであり、これによって各ページのデータ領域の現在の状態および過去のエラー履歴などを認識することができるようになり、フラッシュメモリカード11の信頼性を高めることができる。

【0087】また、イレース回数が消去限界回数を越えると、ページライトリトライ、ページリードリトライ、またはブロックイレースリトライのエラーを引き起こすブロック不良が発生された場合と同様にして、スペアブロックを利用したブロック代替が行われる。この場合、そのブロックの先頭ページの冗長領域にはイレース回数オーバーフラグが設定される。このため、そのイレース回数オーバーフラグを参照することにより、代替された原因がイレース回数オーバーによるものか、あるいはプログラムエラー、リードベリファイエラー、イレースエラーなど、他の原因によるものかを検出することができる。

【0088】イレース回数オーバーが原因で不良ブロックとされたブロックは、実際には何等不良が発生されていない。したがって、例えば不良ブロック数が増え、代替対象のスペアブロックが不足した場合などには、イレース回数オーバーフラグがセットされている不良ブロックを検出し、それを正常なブロックとして利用するなどの運用形態をとることが可能となる。これにより、結果としてフラッシュメモリカード11の寿命を延ばすことができる。

【0089】なお、この実施例では、プログラムエラー、リードベリファイエラー、イレースエラーのリトライで再度エラーが発生した時に直ぐに該当のブロックを不良ブロックにして代替処理を行ったが、リトライ回数を複数回に設定し、複数回リトライしても正常に処理が実行されない場合に代替処理を実行するようにしても良い。

【0090】また、この実施例では、フラッシュEEPROM上のスペアブロック管理テーブル上に各スペアブ

10

20

30

40

50

ロックの代替先を登録することによってブロック代替を実行したが、この代替処理は、フラッシュメモリカードドライバ14が論理ブロック番号と物理ブロック番号との対応関係を示すアドレス変換テーブルをメモリ上に作成し、不良ブロックの物理ブロック番号をそれを代替するスベアブロックの物理ブロック番号に変更することによって行うこともできる。

【0091】また、この実施例では各ページが256バイトのデータ領域と8バイトの冗長領域とから構成される16MビットタイプのフラッシュEEPROMを使用する場合を例示したが、例えば、各ページが512バイトのデータ領域と8バイトの冗長領域とから構成される32MビットタイプのフラッシュEEPROMを使用すれば、ページステータス情報を含む管理データは512バイトのセクタのステータスを示すことになるので、ページステータス情報を含む管理データを、セクタ単位でのデータ管理にさらに有効に利用することが可能となる。

【0092】また、この実施例のデータ管理方法は、パーソナルコンピュータに限らず、フラッシュメモリカード11をアクセス制御できる装置であればPDAなど他の全てのデータ処理装置に適用することができる。

【0093】さらに、この実施例ではフラッシュメモリカード11を制御するドライバ14にデータ管理機能を設けたが、フラッシュEEPROMとプロセッサとを内蔵するインテリジェントなフラッシュディスク装置を使用する場合には、そのフラッシュディスク装置自体に同様のデータ管理機能を持たせることもできる。

【0094】

【発明の効果】以上説明したように、この発明によれ

ば、フラッシュEEPROMのエラー発生状況に係る情報を効率良く管理できるようになり、フラッシュメモリカードの信頼性を十分に向上させることが可能となる。特に、各ページの冗長領域を使用してページステータス情報を管理しているので、アクセス対象のページの状態を即座に認識することができる。

【図面の簡単な説明】

【図1】この発明の一実施例に係るフラッシュメモリカードのデータ管理方法を使用したパーソナルコンピュータのハードウェアおよびソフトウェア構成を示すブロック図。

【図2】同実施例で使用されるフラッシュメモリカードに設けられたフラッシュEEPROMの回路構成を示す図。

【図3】同実施例で使用されるフラッシュメモリカードに格納される管理データのデータ構造を説明するための図。

【図4】同実施例のデータ管理方法が適用されたページリード処理の手順を説明するフローチャート。

【図5】同実施例のデータ管理方法が適用されたページライト処理の手順を説明するフローチャート。

【図6】同実施例のデータ管理方法が適用されたブロックイレース処理の手順を説明するフローチャート。

【符号の説明】

11…フラッシュメモリカード、12…他のPCカード、13…PCカードホストアダプタ、14…フラッシュメモリカードドライバ、15…カードサービス、16…ソケットサービス、17…メモリテクノロジードライバ、18…OS、10…アプリケーションプログラム。

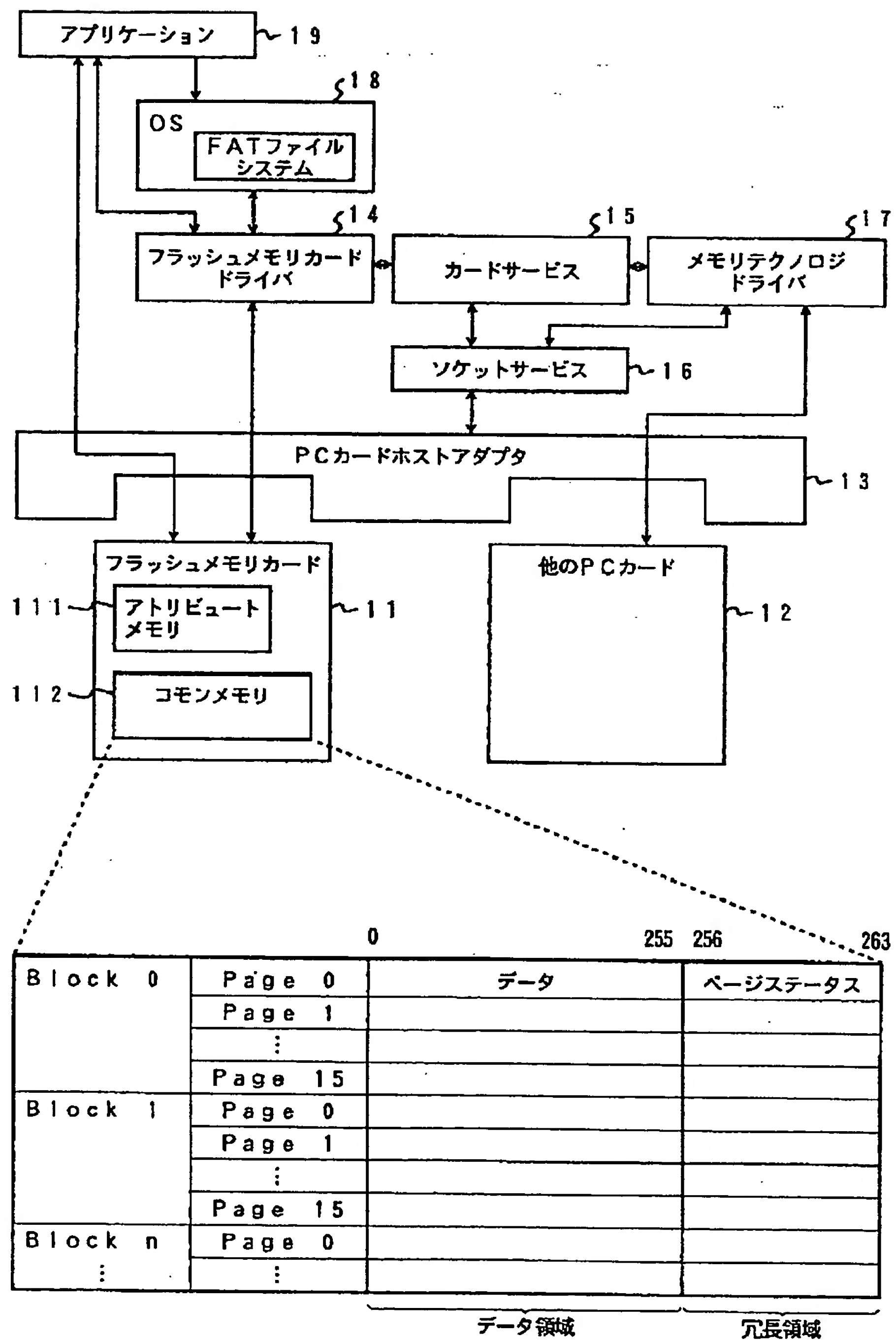
【図3】

データ領域		冗長領域			
ページ	256バイト	2バイト	4バイト	1バイト	1バイト
0	ユーザデータ (セクタ0 1/2)	データ LRC	イレース カウンタ	イレースカウンタ LRC	ページ ステータス
1	ユーザデータ (セクタ0 2/2)	データ LRC	空 き	空 き	ページ ステータス
2	ユーザデータ (セクタ1 1/2)	データ LRC	空 き	空 き	ページ ステータス
3	ユーザデータ (セクタ1 2/2)	データ LRC	空 き	空 き	ページ ステータス
4	ユーザデータ (セクタ2 1/2)	データ LRC	空 き	空 き	ページ ステータス
5	ユーザデータ (セクタ2 2/2)	データ LRC	空 き	空 き	ページ ステータス
⋮	⋮	⋮	⋮	⋮	⋮
14	ユーザデータ (セクタ7 1/2)	データ LRC	空 き	空 き	ページ ステータス
15	ユーザデータ (セクタ7 2/2)	データ LRC	空 き	空 き	ページ ステータス

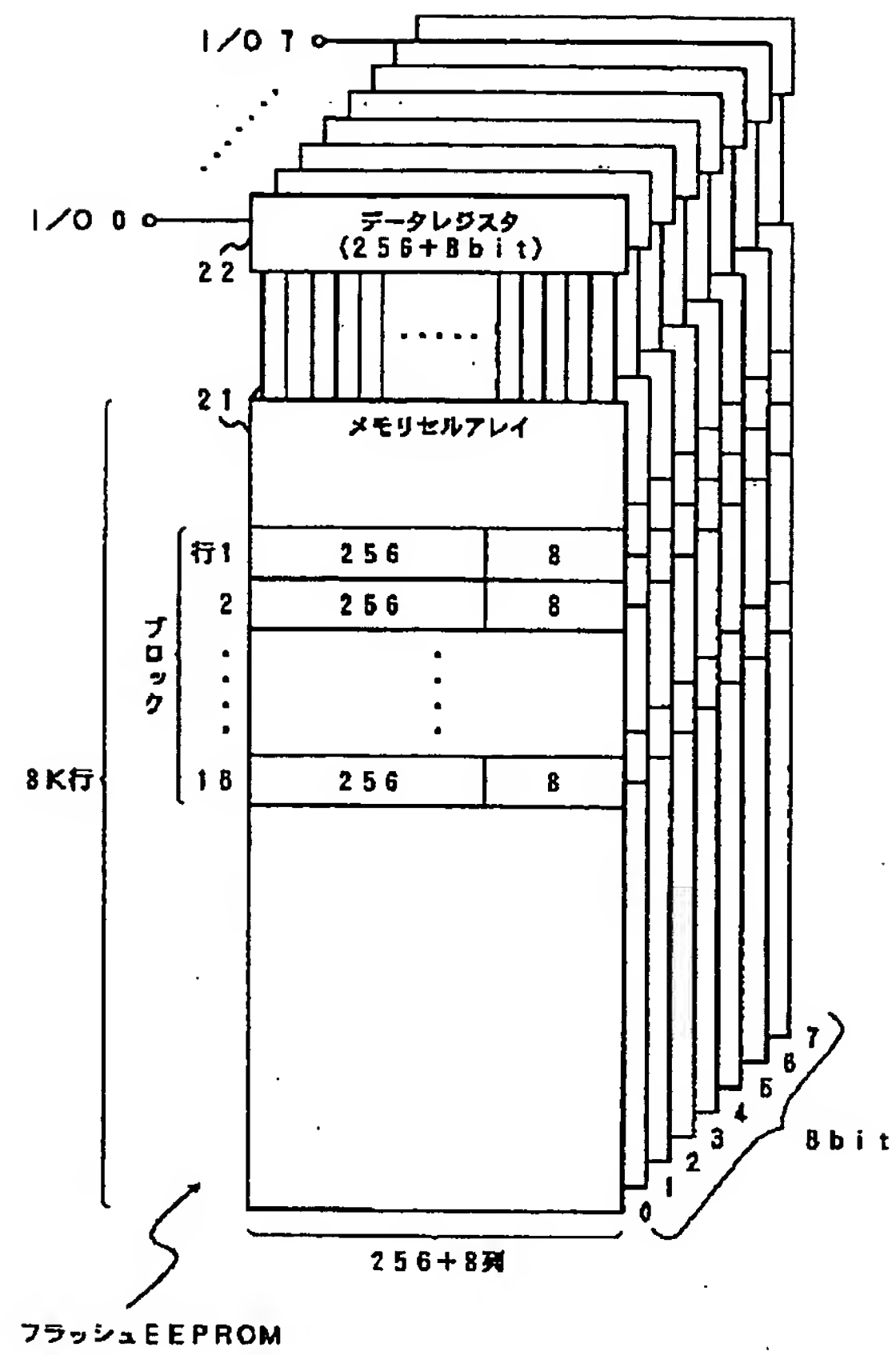
ブロック
(4K+128バイト)

b7	b6	b5	b4	b3	b2	b1	b0
プログラム フラグ	イレース オーバーフラグ				ペリフェイ エラーフラグ	プログラム エラーフラグ	イレース エラーフラグ

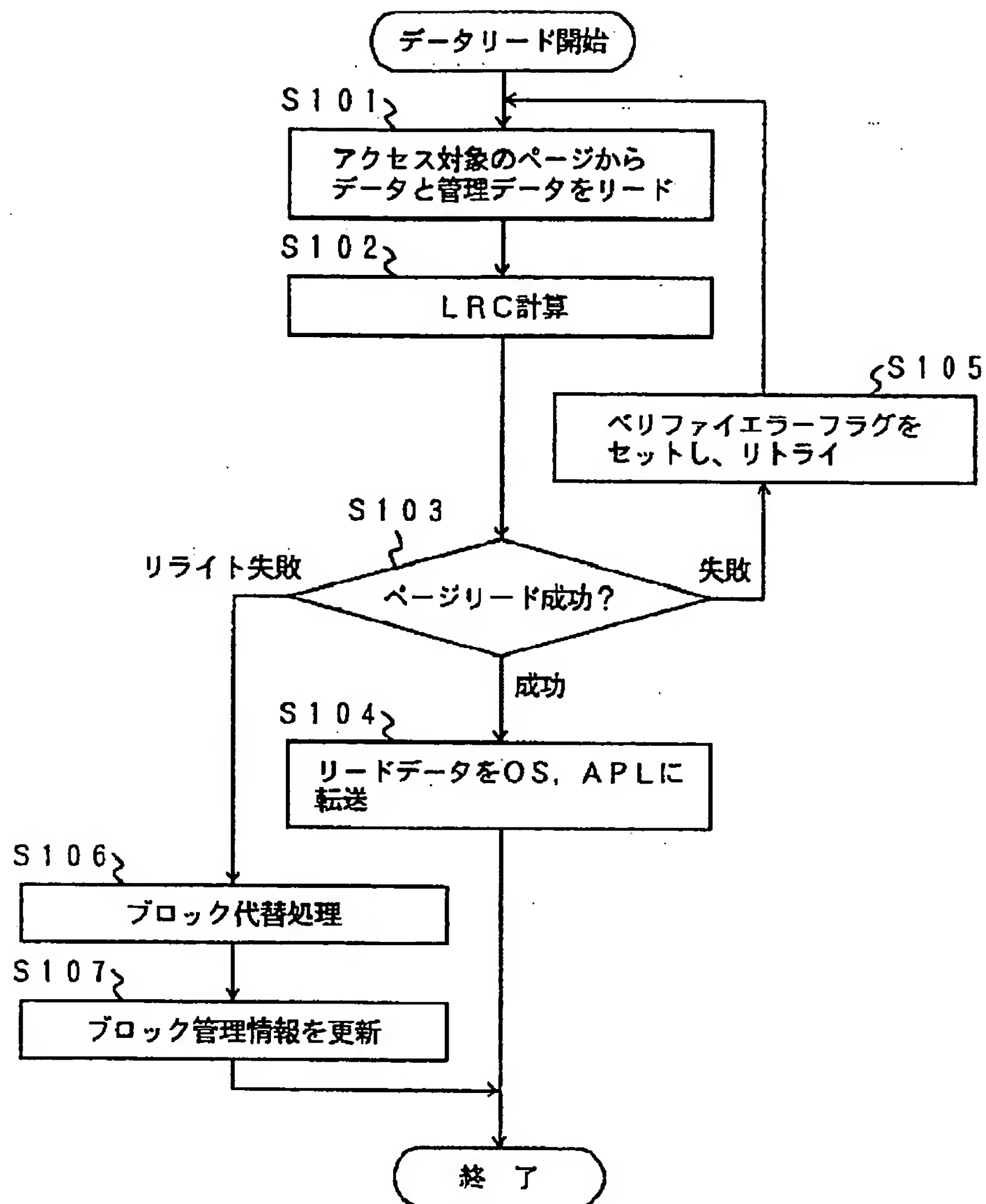
【図1】



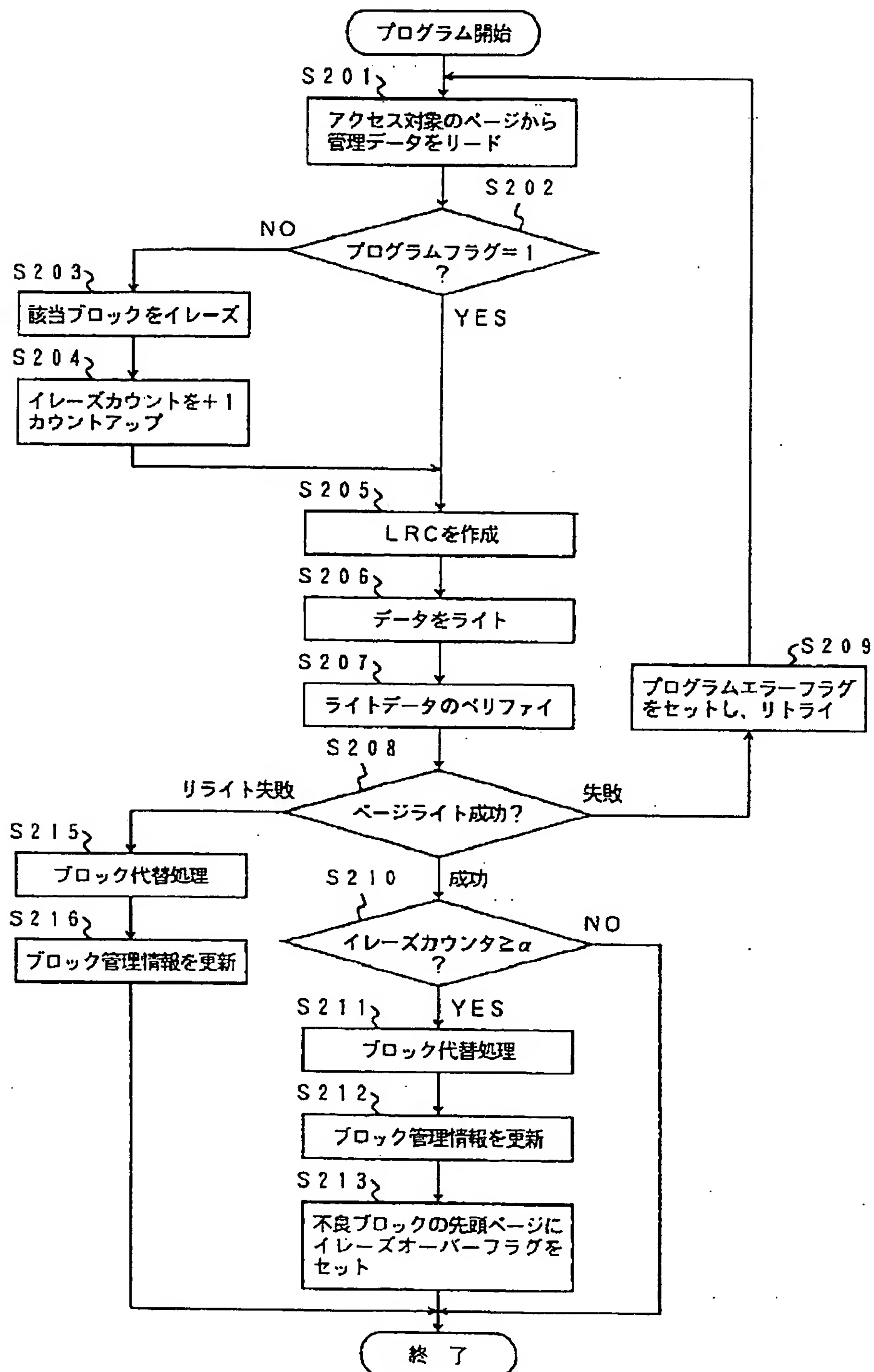
【図 2】



【図 4】



【図5】



【図6】

